

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of	:	
<b>Chung-Hung LIN et al.</b>	:	Group Art Unit: Not Yet Assigned
Application No.: Not Yet Assigned	:	Examiner: Not Yet Assigned
Filed: November 26, 2003	:	

**For: INTEGRATED CIRCUIT PACKAGING FOR IMPROVING EFFECTIVE CHIP-BONDING AREA**

**CLAIM TO PRIORITY UNDER 35 U.S.C. § 119**

Assistant Commissioner of Patents  
P.O. Box 1450  
Alexandria, Virginia 22313-1450


Sir:

Pursuant to the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55, Applicant claims the right of priority based upon **Taiwanese Application No. 091135243** filed **November 29, 2002**.

A certified copy of Applicant's priority document is submitted herewith.

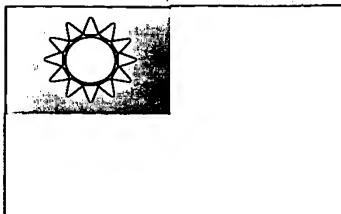
Respectfully submitted,

By:

  
Bruce H. Troxell  
Reg. No. 26,592

**TROXELL LAW OFFICE PLLC**  
5205 Leesburg Pike, Suite 1404  
Falls Church, Virginia 22041  
Telephone: (703) 575-2711  
Telefax: (703) 575-2707

Date: November 26, 2003



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 11 月 29 日  
Application Date

申請案號：091135243  
Application No.

申請人：百慕達南茂科技股份有限公司、南茂科技股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 11 月 13 日  
Issue Date

發文字號：09221147240  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	增進有效黏晶面積之封裝製程
	英 文	PACKAGING PROCESS FOR IMPROVING EFFECTIVE DIE-BONDING AREA
二、 發明人 (共4人)	姓 名 (中文)	1. 林 俊 宏 2. 鍾 卓 良 3. 黃 銘 亮
	姓 名 (英文)	1. Chung-Hung Lin 2. C. L. Chung 3. M. L. Huang
	國 籍 (中英文)	1. 中華民國 ROC 2. 中華民國 ROC 3. 中華民國 ROC
	住居所 (中 文)	1. 台南縣佳里鎮嘉福里10-6號 2. 高雄縣鳳山市文和街5號 3. 高雄市三民區大豐一路111之6號6樓之2
	住居所 (英 文)	1. No. 10-6, Jiafu Li, Jiali Jen, Tainan, Taiwan, R.O.C. 2. No. 5, Wenhe St., Fengshan City, Kaohsiung, Taiwan 830, R.O.C. 3. 6F1.-2, No. 111-6, Dafeng 1st Rd., Sanmin Chiu, Kaohsiung, Taiwan
三、 申請人 (共2人)	名稱或 姓 名 (中文)	1. 百慕達南茂科技股份有限公司 2. 南茂科技股份有限公司
	名稱或 姓 名 (英文)	1. ChipMOS Technologies (Bermuda) Ltd. 2. ChipMOS TECHNOLOGIES INC.
	國 籍 (中英文)	1. 英國 GB 2. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 英屬百慕達哈密爾敦雪松路41號 (本地址與前向貴局申請者不同) 2. 新竹科學工業園區研發一路1號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英 文)	1. Cedar House, 41 Cedar A venue, Hamilton HM 12, Bermuda 2. No. 1. R&D Rd. 1, Science-Based Industrial Park, Hsinchu, Taiwan, R.O.C.
	代表人 (中文)	1. 胡 洪 九 2. 胡 洪 九
	代表人 (英文)	1. Hung-Chiu Hu 2. Hung-Chiu Hu

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共4人)	姓 名 (中文)	4. 黃 國 樑
	姓 名 (英文)	4. Jesse. Huang
	國 籍 (中英文)	4. 中華民國 ROC
	住居所 (中 文)	4. 高雄市三民區明賢街6號13樓
	住居所 (英 文)	4. 13Fl., No. 6, Mingshian Rd., Sanmin Chiu, Kaohsiung, Taiwan 807, R. O. C.
三、 申請人 (共2人)	名稱或 姓 名 (中文)	
	名稱或 姓 名 (英文)	
	國 籍 (中英文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中文)	
	代表人 (英文)	

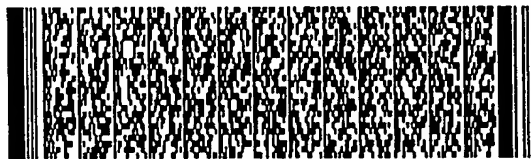


四、中文發明摘要 (發明名稱：增進有效黏晶面積之封裝製程)

一種增進有效黏晶面積之封裝製程，其係在一基板上形成一A階液態膠，並烘烤為B階膜層，在晶片壓合與電性連接步驟中，B階膜層係為未完全熱固化，在壓模步驟中，封膠體之注膠壓力〔1000~1500psi〕係大於晶片壓合壓力，使得未固化B階膜層更為密實，以增進有效黏晶面積。

陸、英文發明摘要 (發明名稱：PACKAGING PROCESS FOR IMPROVING EFFECTIVE DIE-BONDING AREA)

A packaging process for improving effective die-bonding area is disclosed. A liquid A-stage compound is formed on a substrate, then is baked to form a B-stage film. During steps of die-bonding and electrically connecting, the B-stage film is maintained at uncuring condition. During molding step, injection pressure (about 1000~1500psi) of molding compound is higher than die-



四、中文發明摘要 (發明名稱：增進有效黏晶面積之封裝製程)

伍、(一)、本案代表圖為：第 3 圖

\_\_\_\_\_(二)、本案代表圖之元件代表符號簡單說明：

101 提供基板

102 形成A階液態膠於基板

103 烘烤基板，以使A階液態膠形成B階膜層

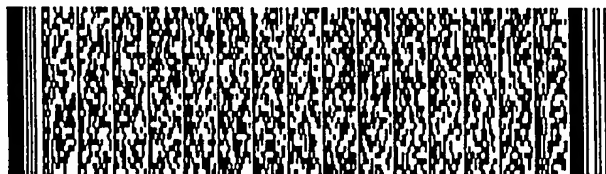
104 壓合晶片與基板，且保持B階膜層於未完全固化狀態

105 電性連接晶片與基板

106 壓模形成封膠體，該封膠體之注膠壓力係大於晶片壓合壓力

陸、英文發明摘要 (發明名稱：PACKAGING PROCESS FOR IMPROVING EFFECTIVE DIE-BONDING AREA)

bonding pressure, so that the uncuring B-stage film becomes compact for improving effective die-bonding area.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

### 【發明所屬技術領域】

本發明係有關於一種積體電路之封裝製程，特別係有關於一種增進B階膜層之有效黏晶面積之封裝製程。

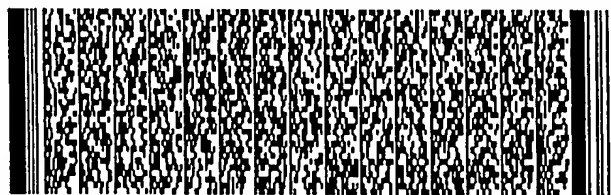
### 【先前技術】

利用B階膠材〔B-stage compound〕作為黏晶材料已為習知技術，如中華民國專利公告編號第455970號「多晶片堆疊之封裝件」，習知B階膠材係用以黏結兩晶片，在兩晶片之間因熱膨脹係數相同，不會產生應變力〔stress〕，且該B階膠材係密封於封膠體內部，對B階膠材黏結強度要求較低。

如第1圖所示，當直接利用B階膠材黏結晶片與基板時，一般而言，係先提供一B階膠材於基板10之黏晶面11，之後，晶片20之背面23壓合至基板10之黏晶面11，在壓合時同時加熱將B階膠材熱固化為一已固化C階膜層13，以該已固化C階膜層13黏著晶片20與基板10，該已固化C階膜層13在後續製程〔例如以打線形成之焊線30連接在晶片20正面22之焊墊21與基板10之墊12以及壓模步驟〕將不會有任何相變化與化學反應，然而B階膠材係以印刷或其它液態塗施形成，B階膠材形成表面非完全平坦，且僅由壓合晶片20之壓力使得該B階膠材無法實質密實於晶片20與基板10之間，在封裝後執行如溼度、預燒等信賴性試驗

〔reliability test〕時，容易產生"爆米花"現象

〔popcorn〕，因此，在壓模前拔除晶片20，發現該已固化C階膜層13在基板10之有效黏晶面積僅不到基板10之黏





## 五、發明說明 (2)

晶面積百分之五十，甚至有些低於百分之三十〔如第2圖所示〕，顯然該已固化C階膜層13對晶片20與基板10之黏結力不足且無法密實，有氣泡及間隙存在於晶片20與基板10之間。

### 【發明內容】

本發明之主要目的係在於提供一種增進有效黏晶面積之封裝製程，利用保持B階膜層為未完全熱固化狀態，在壓合晶片、電性連接之後，封膠體之注膠壓力係大於晶片壓合壓力，使得該B階膜層能被緊密壓迫，以增進有效黏晶面積。

本發明之次一目的係在於提供一種B階膜層，適用於增進有效黏晶面積之封裝製程，該B階膜層係黏附於晶片與基板之間，該B階膜層之玻璃態轉化溫度〔glass transition temperature,  $T_g$ 〕係不高於壓合晶片之溫度，且該B階膜層之熱固化溫度係不高於壓模封膠體之溫度，使得在壓模步驟中，B階膜層能更密實於晶片與基板之間。

依本發明之增進有效黏晶面積之封裝製程，其係包含以下步驟：

a) 提供一基板，該基板係具有一黏晶面；

b) 液態形成一A階液態膠於該基板之黏晶面，該A階液態膠係包含有熱固性化合物及溶劑；

c) 烘烤該基板，以去除該A階液態膠之溶劑，使得該A階液態膠形成一乾燥且未完全固化之B階膜層；



#### 五、發明說明 (3)

d) 壓合一晶片至該基板之黏晶面，以使該B階膜層黏接該基板與該晶片，且在壓合後保持該B階膜層於未完全固化狀態；

e) 電性連接該晶片與該基板；及

f) 壓模形成一封膠體，當灌注該封膠體之前，該B階膜層係未完全固化，該封膠體之注膠壓力係大於晶片壓合壓力，如介於1000~1500psi之注膠壓力，使得該B階膜層能被壓迫而密實，以增進有效黏晶面積，較佳地，注膠溫度係介於150℃至200℃，高於上述烘烤溫度以及B階膜層之熱固化溫度，以固化該B階膜層。

#### 【實施方式】

請參閱所附圖式，本發明將列舉以下之實施例說明：

依本發明之一具體實施例，如第3圖所示，增進有效黏晶面積之封裝製程係包含有以下製程步驟：

如第3及4A圖所示，於「提供基板」101之步驟中，所提供之基板110係為一適用於積體電路封裝之電路基板，如BT印刷電路板或薄膜電路板，該基板110係具有一黏晶面111，該黏晶面係形成有用以電性導接晶片130的墊112，較佳地，基板110對應於黏晶面111之另一表面係為表面接合面113，兩表面間係以線路電性導通〔圖未繪出〕。

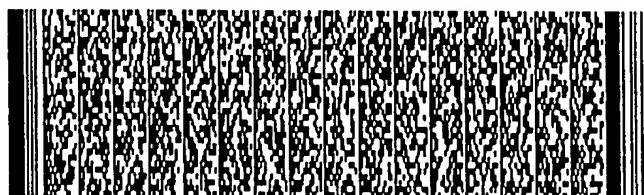
之後，如第3及4B圖所示，執行「形成A階液態膠於基板」102之步驟，在基板110之黏晶面111形成一A階液態膠121〔A-stage liquid compound〕，在本實施例中，係以網板印刷〔screen printing〕技術形成該A階液態膠



#### 五、發明說明 (4)

121，或者其它液態形成方法，如印刷〔printing〕、網板印刷〔screen printing〕、模板印刷〔stencil printing〕、噴塗〔spraying〕、旋塗〔spin coating〕或浸染〔dipping〕等等，該A階液態膠121係包含有熱固性化合物及溶劑，如聚亞醞胺〔polyimide〕、聚喹啉〔polyquinolin〕或苯環丁烯〔benzocyclobutene〕等熱固性化合物，以及能夠溶解上述熱固性樹脂之溶劑，如丁內脂〔butyrolactone〕與環戊酮〔cyclopentanone〕之混合溶劑或是1,3,5-三甲基苯〔mesitylene〕。

接著，如第3及4C圖所示，執行「烘烤基板，以使A階液態膠形成B階膜層」103之步驟，將基板110進行加熱、真空乾燥或紫外線照射等工程，以去除該A階液態膠121之溶劑，使得該A階液態膠121轉變形成為一乾燥且未熱固化之B階膜層122〔B-stage film layer〕，該B階膜層122係具有熱塑性〔thermoplastic〕及可熱固化性，也就是俗稱之未固化預浸材〔uncuring prepreg〕，該B階膜層122係具有一玻璃態轉化溫度〔glass transition temperature,  $T_g$ 〕及一熱固化溫度，該B階膜層122之玻璃態轉化溫度〔 $T_g$ 〕係不高於壓合晶片之溫度〔約在攝氏 $35^{\circ}\text{C}$ ~ $70^{\circ}\text{C}$ 〕，即B階膜層122在玻璃態轉化溫度以下環境時為無黏性之乾燥膜層，在室溫狀態下易於搬運儲放基板110，當B階膜層122處於玻璃態轉化溫度以上的環境時將呈黏稠流動性，以供濕潤黏著晶片130，且該B階膜層122之熱固化溫度係不高於封膠體之注膠溫度〔低於攝氏



## 五、發明說明 (5)

175 °C ) 。

然後，如第3及4D圖所示，執行「壓合晶片與基板，且保持B階膜層於未完全固化狀態」104步驟，將一晶片130壓合至該基板110之黏晶面111，其中壓合步驟104所提供之溫度應高於該B階膜層122之玻璃態轉化溫度，以使該B階膜層122黏接該基板110與該晶片130，在本實施例中，該B階膜層122係黏接該晶板130之背面133〔依封裝型態不同亦可為晶片之正面或側面〕，而晶板130之正面132係形成有焊墊131，且在壓合步驟104後保持該B階膜層122於未完全固化狀態。

之後，如第3及4E圖所示，執行「電性連接晶片與基板」105之步驟，其係利用打線形成之金屬焊線140電性連接晶片130之焊墊131與基板110之墊112，此時，該B階膜層122亦保持在未完全固化狀態，此外，電性連接方法係可運用捲帶自動接合〔Tape Automated Bonding, TAB〕或其它習知技術。

然後，如第3及4F圖所示，執行「壓模形成封膠體，該封膠體之注膠壓力係大於晶片壓合壓力」106之步驟，將以B階膜層122黏接有晶片130之基板110置入於封裝模具內，以一上模具151與一下模具152模封該基板110，該基板110係在由上模具151與下模具152所形成之模穴中，並沿一注膠口灌注一封膠體150〔molding compound〕，該封膠體150係包含有熱固性樹脂、矽氧化合物、脫模劑及少許色料，該封膠體150之注膠壓力係介於1000至1500psi

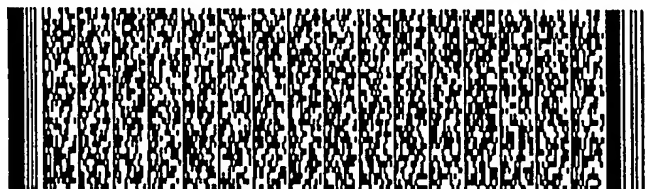


## 五、發明說明 (6)

之間，其係大於壓合步驟104之晶片壓合壓力，由於該B階膜層122經過壓合步驟104與電性連接步驟105之後係仍在未完全固化狀態，具有適度可變形度，在封膠體150形成之高壓環境下，該B階膜層122被緊密壓迫而顯得密實，該B階膜層122原本可能存在的間隙或氣泡將被排除，以增進基板110對晶片130之有效黏晶面積，較佳地，在壓模步驟106過程中，同時提供一介於150℃至200℃之注膠溫度，高於烘烤步驟103之溫度，使得該B階膜層122完全固化為C階膜層123〔如第5圖所示〕，該C階膜層123〔C-stage film layer〕係已熱固化反應完成，呈一穩固之固定膜層，在本實施例中，在壓模步驟106之後，將複數個焊球160接植於基板110之表面接合面113，並切割單離該基板110，以構成一信賴度試驗良好之球格陣列封裝結構

〔Ball Grid Array package〕，本發明之增進有效黏晶面積之封裝製程係適用於多種封裝型態，特別是晶片尺寸封裝結構〔Chip Scale Package, CSP〕，由在製程中B階膜層122不會污染基板110之墊112，故墊112在設計上能緊密靠近晶片130，較佳地單離成封裝結構，基板110之黏晶面111面積尺寸不大於晶片130正面132之一點五倍，以形成一近晶片尺寸之CSP封裝結構。

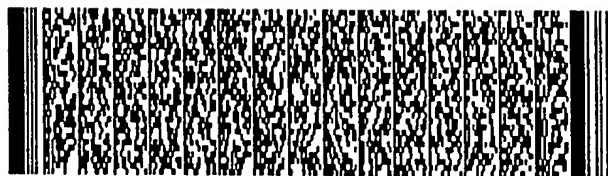
再者，本發明之增進有效黏晶面積之封裝製程係能運用於其它不同型態之封裝結構，如第6圖所示，一B階膠層222係形成於基板210之黏晶面211與晶片230之正面232之間，晶片230之正面232係形成有焊墊231，對應於基板210



#### 五、發明說明 (7)

之窗口214，並以焊線240電性連接晶片230之焊墊231與基板210之墊212，在晶片230黏接與電性連接之步驟過程中，B階膠層222係為未完全熱固化，當上模具251與下模具252模封該基板210時，封膠體之注膠壓力將使得B階膠層222被緊迫而密實，達到增進有效黏晶面積之功效。

本發明之保護範圍當視後附之申請專利範圍所界定者為準，任何熟知此項技藝者，在不脫離本發明之精神和範圍內所作之任何變化與修改，均屬於本發明之保護範圍。



## 圖式簡單說明

### 【圖式簡單說明】

第1 圖：一種習知積體電路封裝製程中黏接有晶片之基板截面示意圖；

第2 圖：在該習知積體電路封裝之基板上有效黏晶面積之照相圖；

第3 圖：依本發明之一具體實施例，一種增進有效黏晶面積之封裝製程之流程示意圖；

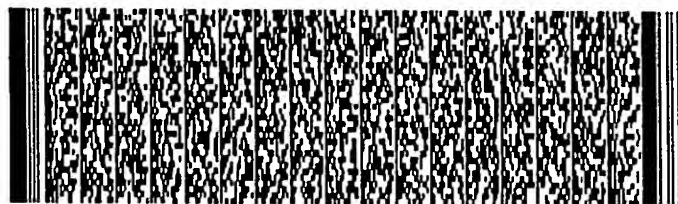
第4A至4F 圖：依本發明之一具體實施例，在該封裝製程中之基板截面示意圖；

第5 圖：依本發明之一具體實施例，由該封裝製程形成之積體電路封裝截面示意圖；及

第6 圖：依本發明之另一具體實施例，在基板與晶片黏接後壓模狀態示意圖。

### 元件符號簡單說明：

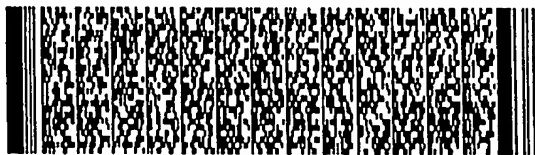
- |     |                         |     |            |    |    |
|-----|-------------------------|-----|------------|----|----|
| 10  | 基板                      | 11  | 黏晶面        | 12 | 墊  |
| 13  | 已固化C階膜層                 |     |            |    |    |
| 20  | 晶片                      | 21  | 焊墊         | 22 | 正面 |
| 23  | 背面                      | 30  | 焊線         |    |    |
| 101 | 提供基板                    | 102 | 形成A階液態膠於基板 |    |    |
| 103 | 烘烤基板，以使A階液態膠形成B階膜層      |     |            |    |    |
| 104 | 壓合晶片與基板，且保持B階膜層於未完全固化狀態 |     |            |    |    |
| 105 | 電性連接晶片與基板               |     |            |    |    |
| 106 | 壓模形成封膠體，該封膠體之注膠壓力係大於晶片壓 |     |            |    |    |



圖式簡單說明

合 壓 力

110	基板	111	黏晶面	112	墊
113	表面接合面				
121	A階液態膠	122	B階膜層	123	已固化C階膜層
130	晶片	131	焊墊	132	正面
133	背面	140	焊線	150	封膠體
151	上模具	152	下模具	160	焊球
210	基板	211	黏晶面	212	墊
213	表面接合面	214	窗口	222	B階膜層
230	晶片	231	焊墊	232	正面
240	焊線	251	上模具	252	下模具





## 六、申請專利範圍

### 【申請專利範圍】

1、一種增進有效黏晶面積之封裝製程，係包含：

提供一基板，該基板係具有一黏晶面；

形成一A階液態膠於該基板之黏晶面，該A階液態膠係包含有熱固性化合物及溶劑；

烘烤該基板，以去除該A階液態膠之溶劑，使得該A階液態膠形成一乾燥之B階膜層；

壓合一晶片至該基板之黏晶面，以使該B階膜層黏接該基板與該晶片，且在壓合後保持該B階膜層於未完全固化狀態；

電性連接該晶片與該基板；及

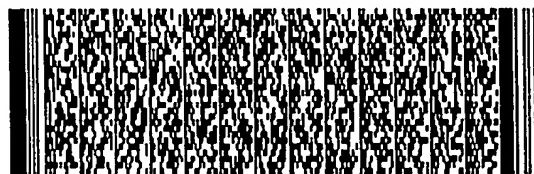
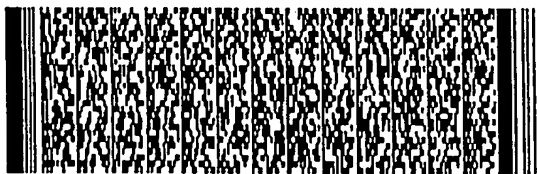
壓模形成一封膠體，當灌注該封膠體之前，該B階膜層係未完全固化，該封膠體之注膠壓力係大於上述壓合壓力，使得該B階膜層被緊密壓迫，以增進有效黏晶面積。

2、如申請專利範圍第1項所述之增進有效黏晶面積之封裝製程，其中壓模時之注膠壓力係介於1000~1500psi。

3、如申請專利範圍第1項所述之增進有效黏晶面積之封裝製程，其中在壓模時，同時提供一介於150℃至200℃之注膠溫度，使得該B階膜層完全固化為C階膜層。

4、如申請專利範圍第1或3項所述之增進有效黏晶面積之封裝製程，其中在壓模時之注膠溫度係高於上述烘烤步驟之溫度。

5、如申請專利範圍第1項所述之增進有效黏晶面積之封裝製程，其中，該B階膜層係具有一高於35℃之玻璃態轉



## 六、申請專利範圍

化溫度〔glass transition temperature,  $T_g$ 〕。

6、如申請專利範圍第1或5項所述之增進有效黏晶面積之封裝製程，其中壓合晶片之溫度係高於該B階膜層之玻璃態轉化溫度。

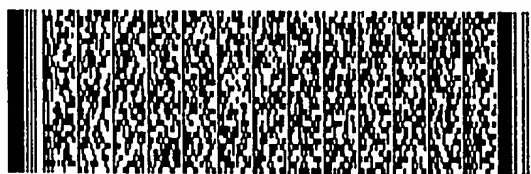
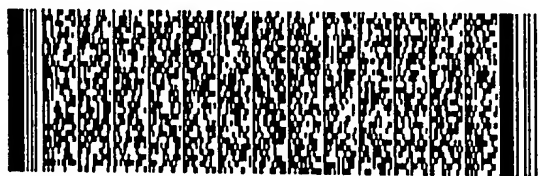
7、如申請專利範圍第1項所述之增進有效黏晶面積之封裝製程，其中該A階液態膠之液態形成方法係選自於印刷〔printing〕、網板印刷〔screen printing〕、模板印刷〔stencil printing〕、噴塗〔spraying〕、旋塗〔spin coating〕或浸染〔dipping〕。

8、如申請專利範圍第1項所述之增進有效黏晶面積之封裝製程，其中「壓合晶片」之步驟中，該晶片之背面係黏接至該B階膜層。

9、如申請專利範圍第1項所述之增進有效黏晶面積之封裝製程，其中「壓合晶片」之步驟中，該晶片之主動面或側面係黏接至該B階膜層。

10、如申請專利範圍第1項所述之增進有效黏晶面積之封裝製程，其中在「壓模形成一封膠體」步驟之後，切割單離該基板，使得基板之黏晶面面積尺寸不大於晶片正面面積的一點五倍。

11、一種實施申請專利範圍第1或10項所述增進有效黏晶面積之封裝製程的B階膜層，其係黏附於晶片與基板之間，該B階膜層係具有一玻璃態轉化溫度〔glass transition temperature,  $T_g$ 〕及一熱固化溫度，該B階膜層之玻璃態轉化溫度係不高於壓合晶片之溫度，且該B



#### 六、申請專利範圍

階膜層之熱固化溫度係不高於封膠體之注膠溫度。

12、如申請專利範圍第11項所述之B階膜層，其中該B階膜層之玻璃態轉化溫度係高於 $35^{\circ}\text{C}$ 。

13、一種增進有效黏晶面積之封裝製程，係包含：

提供一基板，該基板係具有一黏晶面；

網板印刷一A階液態膠於該基板之黏晶面，該A階液態膠係包含有熱固性化合物及溶劑；

烘烤該基板，以去除該A階液態膠之溶劑，使得該B階膠形成一乾燥之B階膜層；

壓合一晶片至該基板之黏晶面，以使該B階膜層黏接該基板與該晶片，且在壓合後保持該B階膜層於未完全固化狀態；

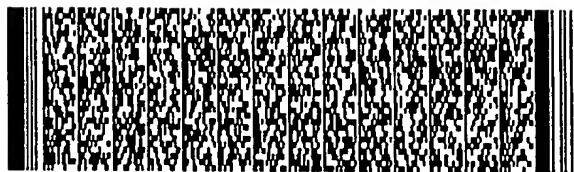
電性連接該晶片與該基板；及

壓模形成一封膠體，當灌注該封膠體之前，該B階膜層係未完全固化，該封膠體之注膠壓力係大於上述壓合壓力，使得該B階膜層被緊密壓迫，以增進有效黏晶面積。

14、如申請專利範圍第13項所述之增進有效黏晶面積之封裝製程，其中壓模時之注膠壓力係介於 $1000\sim 1500\text{psi}$ 。

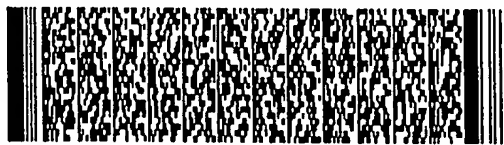
15、如申請專利範圍第13項所述之增進有效黏晶面積之封裝製程，其中在壓模時，同時提供一介於 $150^{\circ}\text{C}$ 至 $200^{\circ}\text{C}$ 之壓模溫度，使得該B階膜層完全固化為C階膜層。

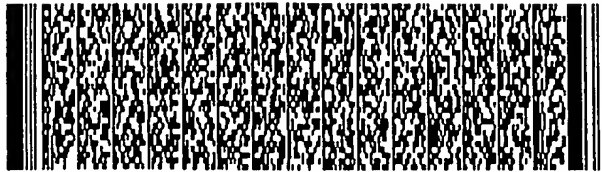
16、如申請專利範圍第13項所述之增進有效黏晶面積之封裝製程，其中，該B階膜層係具有一高於 $35^{\circ}\text{C}$ 之玻璃態轉化溫度 (glass transition temperature,  $T_g$ )。



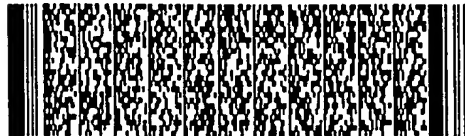
#### 六、申請專利範圍

17、如申請專利範圍第13項所述之增進有效黏晶面積之封裝製程，其中在「壓模形成一封膠體」步驟之後，切割單離該基板，使得基板之黏晶面面積尺寸不大於晶片正面面積的一點五倍。





第 2/18 頁



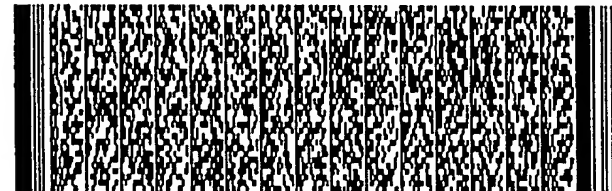
第 3/18 頁



第 5/18 頁



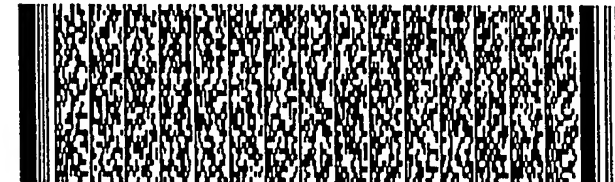
第 6/18 頁



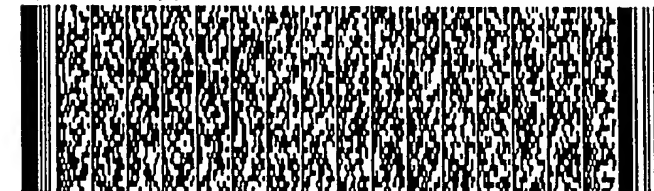
第 7/18 頁



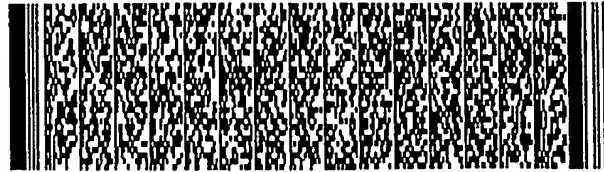
第 8/18 頁



第 9/18 頁



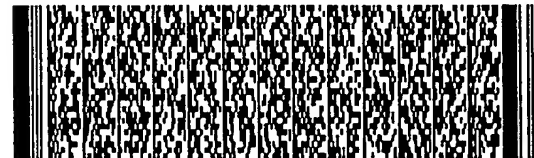
第 1/18 頁



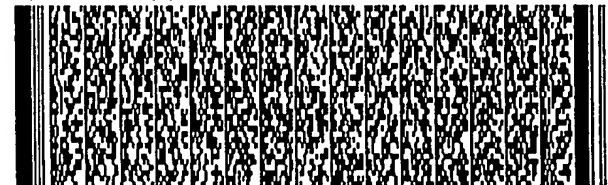
第 3/18 頁



第 4/18 頁



第 6/18 頁



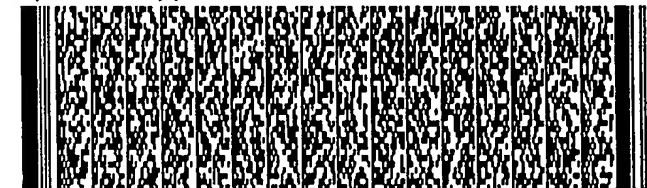
第 7/18 頁



第 8/18 頁



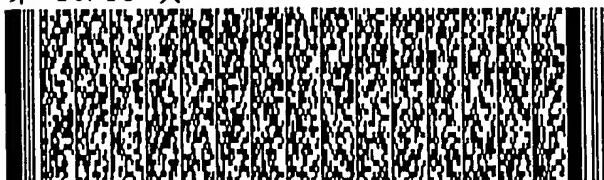
第 9/18 頁



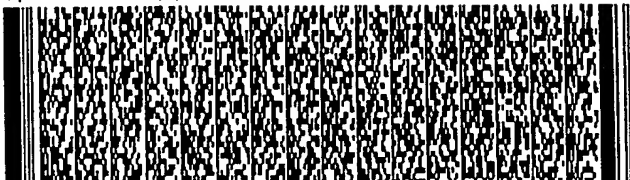
第 10/18 頁



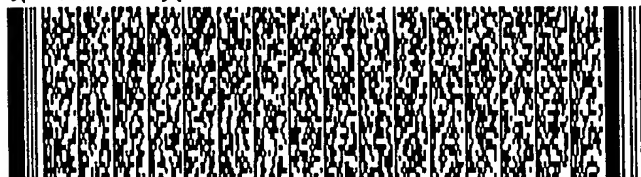
第 10/18 頁



第 11/18 頁



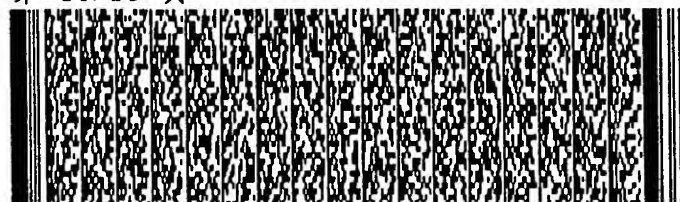
第 11/18 頁



第 12/18 頁



第 13/18 頁



第 14/18 頁



第 15/18 頁



第 15/18 頁



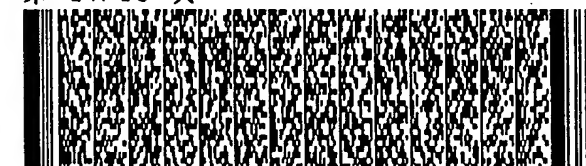
第 16/18 頁



第 16/18 頁



第 17/18 頁

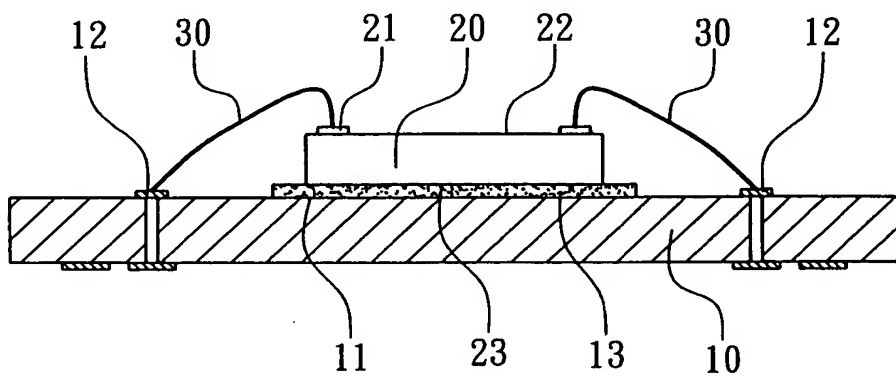


第 17/18 頁



第 18/18 頁

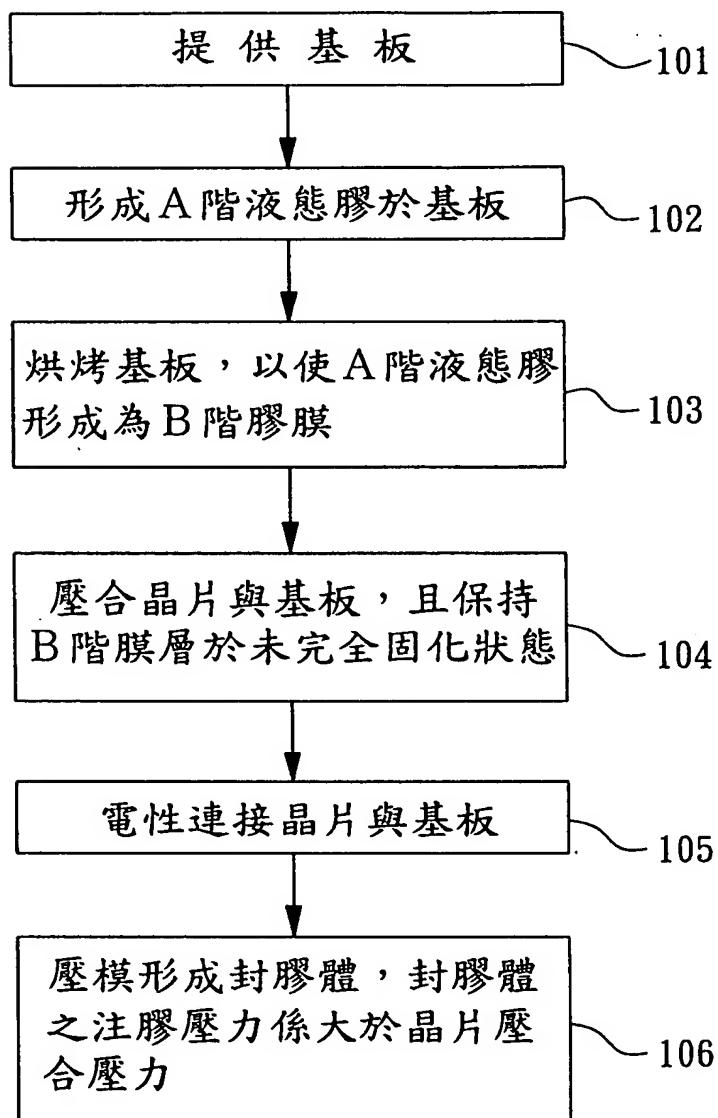




第 1 圖

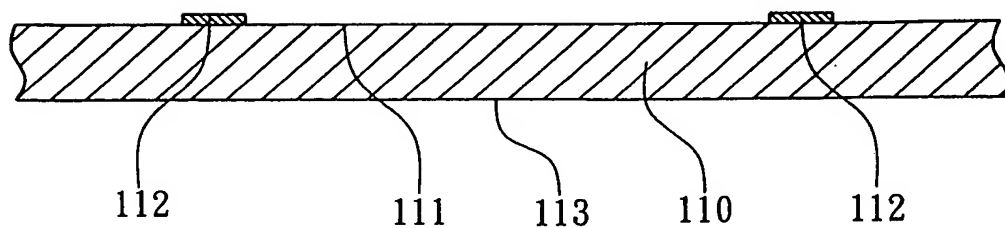


第 2 圖

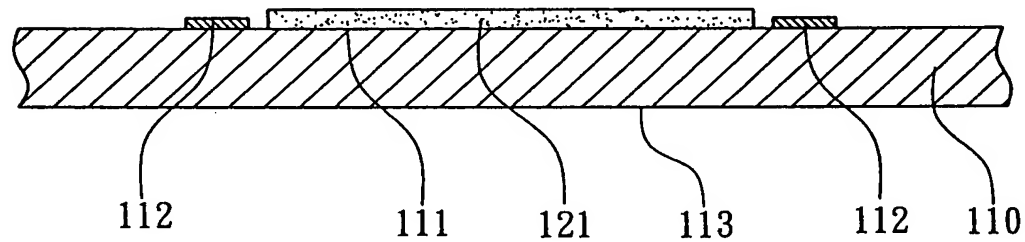


第 3 圖

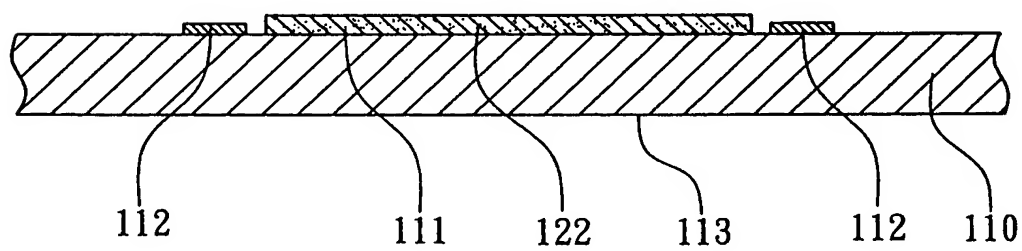




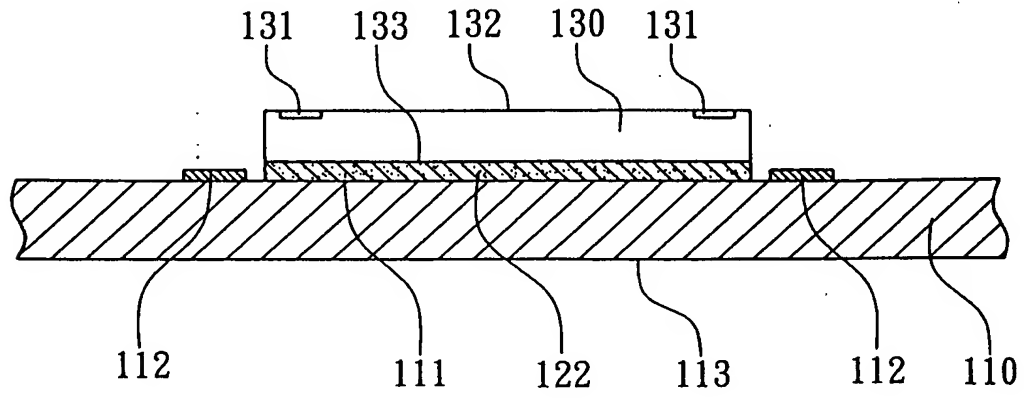
第 4A 圖



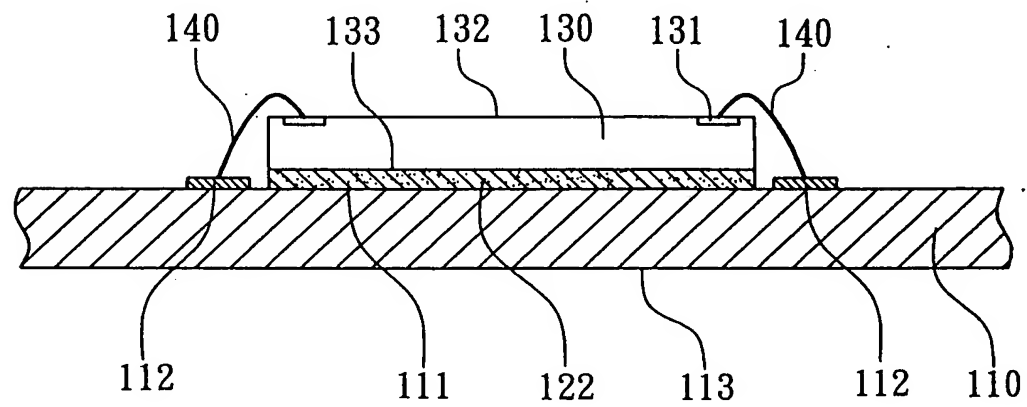
第 4B 圖



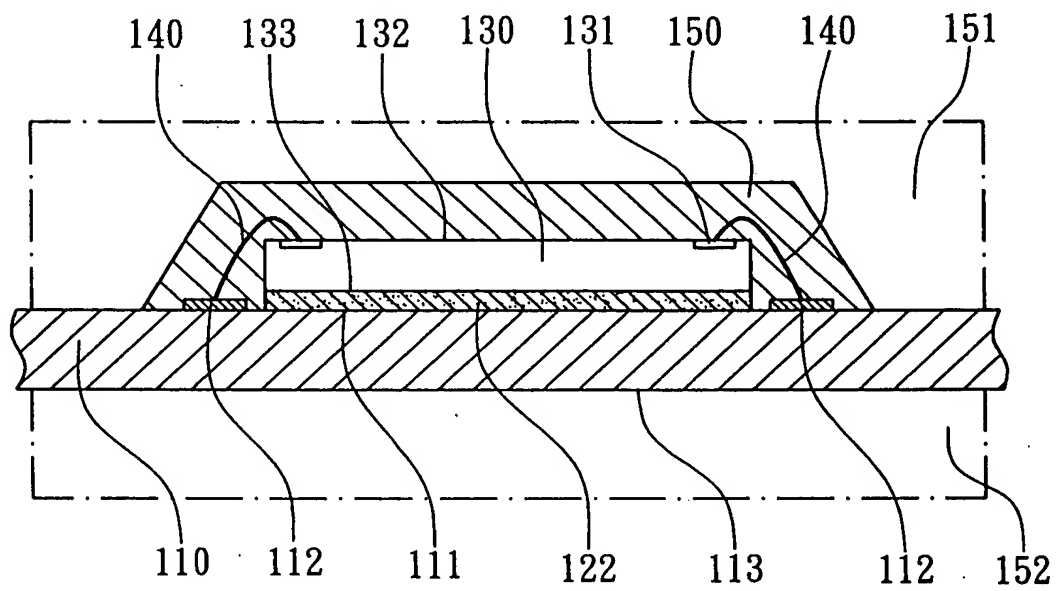
第 4C 圖



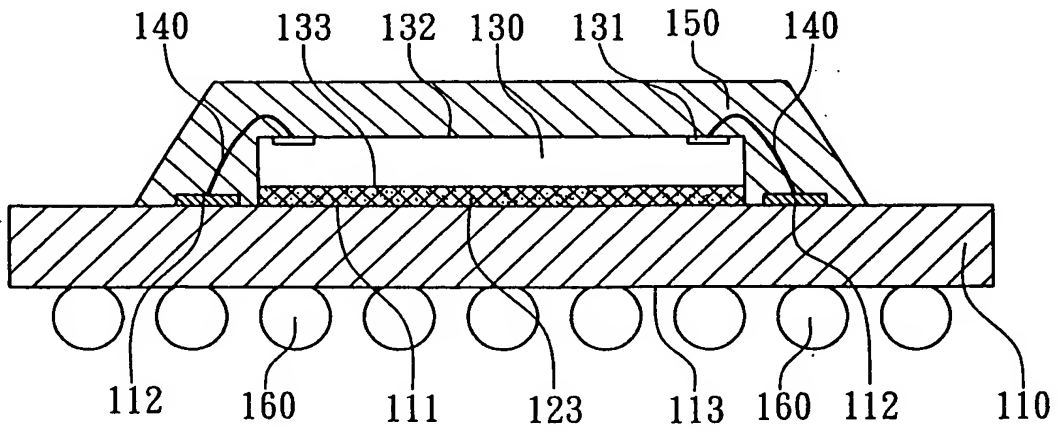
第 4D 圖



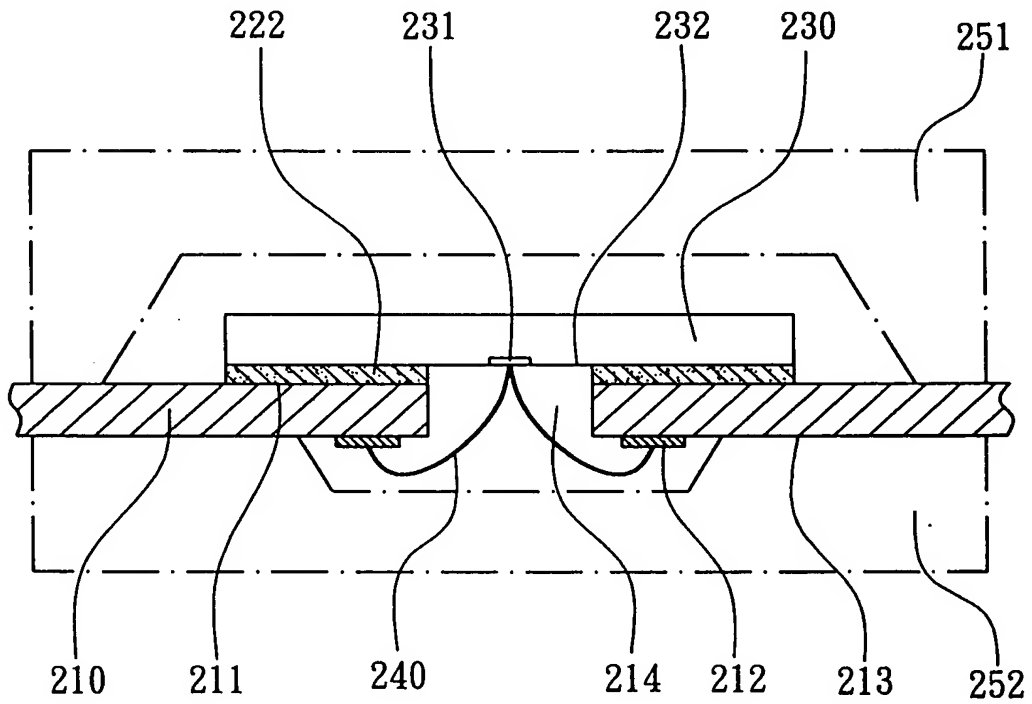
第 4E 圖



第 4F 圖



第 5 圖



第 6 圖